

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 10056040  
PUBLICATION DATE : 24-02-98

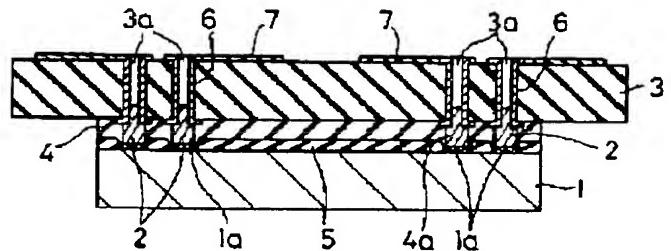
APPLICATION DATE : 08-08-96  
APPLICATION NUMBER : 08210163

APPLICANT : HITACHI CHEM CO LTD;

INVENTOR : HOZOJI HIROYUKI;

INT.CL. : H01L 21/60

TITLE : SEMICONDUCTOR DEVICE AND  
MANUFACTURE THEREOF



ABSTRACT : PROBLEM TO BE SOLVED: To join a semiconductor chip and a wiring board together into a semiconductor device in a short time by the use of resin nearly equal in thermal expansion coefficient to both the chip and the wiring board.

SOLUTION: A semiconductor chip 1 with an integrated circuit and a wiring board 3 which is provided with through-holes 3a corresponding to the chip electrodes 1a of the chip 1 and conductive materials 6 provided to the inner walls of the through-holes 3a extending to both their openings respectively are prepared. Then, the chip electrodes 1a and the corresponding through-holes 3a are aligned with each other, and the semiconductor chip 1 and the wiring board 3 are bonded together with an insulating adhesive agent 4 leaving the chip electrodes 1a exposed. A solder ball is introduced into the through-holes 3a respectively, melted down, and solidified, whereby the chip electrodes 1a and the conductive materials 6 are electrically connected together.

COPYRIGHT: (C)1998,JPO



5/5

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-56040

(43)公開日 平成10年(1998)2月24日

(51)Int.Cl.<sup>6</sup>  
H 01 L 21/60識別記号  
3 1 1

府内整理番号

F I  
H 01 L 21/60技術表示箇所  
3 1 1 S

審査請求 未請求 請求項の数 5 O.L (全 6 頁)

(21)出願番号 特願平8-210163

(22)出願日 平成8年(1996)8月8日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 田崎 耕司

茨城県つくば市和台48 日立化成工業株式会社筑波開発研究所内

(72)発明者 三輪 孝志

東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

(74)代理人 弁理士 筒井 大和

最終頁に続く

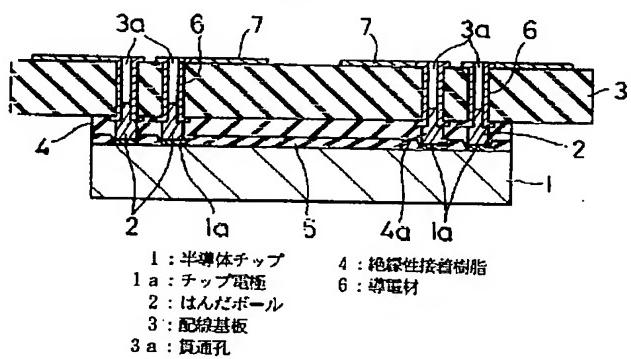
(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】 半導体装置を構成する半導体チップと配線基板との接合を、これらと同程度の熱膨張係数を有する樹脂を用いて短時間で行う。

【解決手段】 集積回路の形成された半導体チップ1、およびこの半導体チップ1のチップ電極1aに対応して貫通孔3aが形成されるとともに貫通孔3aの内壁においてその両端まで延びる導電材6が設けられた配線基板3を用意する。次に、チップ電極1aとこれに対応した貫通孔3aとを位置合わせし、チップ電極1aの箇所を残して半導体チップ1と配線基板3とを絶縁性接着樹脂4で接合する。そして、貫通孔3a内にはんだボール2を投入してこれを溶融固化し、チップ電極1aと導電材6とを電気的に接続する。

図5



F103-0383-04P  
-HP  
07.1.08

SEARCH REPORT

## 【特許請求の範囲】

【請求項1】 集積回路の形成された半導体チップと、前記半導体チップのチップ電極に対応して貫通孔が形成されるとともに前記貫通孔の内壁においてその両端まで延びる導電材が設けられた配線基板と、前記チップ電極に対応した接続孔が形成されるとともに前記チップ電極とこれに対応した前記貫通孔とを対向させて前記半導体チップと前記配線基板とを接合する絶縁性接着樹脂と、前記貫通孔内で溶融固化して設けられ、前記チップ電極と前記導電材とを電気的に接続する導通部材とを有することを特徴とする半導体装置。

【請求項2】 次の工程(a)～(e)を含むことを特徴とする半導体装置の製造方法。

(a) 集積回路の形成された半導体チップを用意する工程、(b) 前記半導体チップのチップ電極に対応して貫通孔が形成されるとともに前記貫通孔の内壁においてその両端まで延びる導電材が設けられた配線基板を用意する工程、(c) 前記チップ電極とこれに対応した前記貫通孔とを位置合わせし、前記チップ電極の箇所を残して前記半導体チップと前記配線基板とを絶縁性接着樹脂で接合する工程、(d) 前記貫通孔内に導通部材を投入する工程、(e) 前記導通部材を溶融固化して前記チップ電極と前記導電材とを電気的に接続する工程。

【請求項3】 請求項2記載の半導体装置の製造方法において、前記絶縁性接着樹脂はフィルム状に形成され、前記チップ電極に対応して開口された接続孔があらかじめ形成されていることを特徴とする半導体装置の製造方法。

【請求項4】 請求項2記載の半導体装置の製造方法において、前記(c)工程は次の工程(c<sub>1</sub>)～(c<sub>3</sub>)により構成されていることを特徴とする半導体装置の製造方法。

(c<sub>1</sub>) 前記半導体チップまたは前記配線基板の表面に絶縁性接着樹脂を貼着する工程、(c<sub>2</sub>) 前記絶縁性接着樹脂の前記チップ電極または貫通孔に相当する箇所に接続孔を形成する工程、(c<sub>3</sub>) 前記チップ電極とこれに対応した前記貫通孔とを位置合わせして前記半導体チップと前記配線基板とを前記絶縁性接着樹脂で接合する工程。

【請求項5】 請求項2、3または4記載の半導体装置の製造方法において、前記(d)工程において投入される導通部材は、複数個のはんだボールであることを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は半導体装置に関し、特に、半導体チップと配線基板とが接合された半導体装置に適用して有効な技術に関する。

## 【0002】

【従来の技術】特にゲートアレイやマイクロコンピュー

タなどの論理LSIにおいては、集積回路の多機能化、高速化に伴い、外部回路との接続を行なう電極の数が急速に増大している。このような場合、周辺部から多くのピンを取り出そうとすると、必然的に狭ピッチ化は避けられない。一方、ピッチを一定幅以上に狭めないようにすると、今度は多ピン化が避けられずパッケージサイズが大きくなる。

【0003】このようなパッケージ側の制約を回避してジレンマを除去するための技術として、たとえば、日経BP社発行、「実践講座VLSIパッケージング技術(下)」(1993年5月31日発行)、P173～P178に記載のように、フリップチップ接続により半導体チップを配線基板に搭載したBGA(Ball Grid Array)タイプの半導体装置が知られている。ここで、フリップチップ接続とは、半導体チップのチップ電極と配線基板の基板電極とをはんだバンプや導電性の有機材料などを介して電気的に接続する技術である。

【0004】一般に、フリップチップ接続においては、チップ・基板間の良好な接続信頼性を得るために、はんだバンプにより形成された半導体チップと配線基板との隙間および半導体チップの周囲に液状の絶縁性樹脂を充填して硬化している。

## 【0005】

【発明が解決しようとする課題】今日、パッケージサイズの小型化に伴ってバンプ径も小さくなってしまい、半導体チップと配線基板との隙間は1mm程度以下と非常に狭くなっている。このような半導体装置に樹脂を充填しようとしても、これを短時間で、また均一に行なうことは困難である。これでは作業性が悪化することになる。

【0006】また、狭い隙間に液状の樹脂を充填するためには粘性を低くして流動性を保つ必要がある。すると、樹脂の熱膨張係数が半導体チップおよび配線基板と比較して大きくなりやすく、温度サイクルや熱衝撃により、熱応力に起因した接続不良が発生する。

【0007】そこで、本発明の目的は、半導体装置を構成する半導体チップと配線基板との接合を短時間で行なうことのできる技術を提供することにある。

【0008】本発明の他の目的は、半導体装置を構成する半導体チップと配線基板とを、これらと同程度の熱膨張係数を有する樹脂により接合することのできる技術を提供することにある。

【0009】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

## 【0010】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0011】すなわち、本発明による半導体装置は、集積回路の形成された半導体チップと、この半導体チップ

のチップ電極に対応して貫通孔が形成されるとともに貫通孔の内壁においてその両端まで延びる導電材が設けられた配線基板と、チップ電極に対応した接続孔が形成されるとともにチップ電極とこれに対応した貫通孔とを対向させて半導体チップと配線基板とを接合する絶縁性接着樹脂と、貫通孔内で溶融固化して設けられ、チップ電極と導電材とを電気的に接続する導通部材とを有することを特徴とするものである。

【0012】また、本発明による半導体装置の製造方法は、次の工程(a)～(e)を含むことを特徴とするものである。つまり、(a)集積回路の形成された半導体チップを用意する工程、(b)半導体チップのチップ電極に対応して貫通孔が形成されるとともに貫通孔の内壁においてその両端まで延びる導電材が設けられた配線基板を用意する工程、(c)チップ電極とこれに対応した貫通孔とを位置合わせし、チップ電極の箇所を残して半導体チップと配線基板とを絶縁性接着樹脂で接合する工程、(d)貫通孔内に導通部材を投入する工程、(e)導通部材を溶融固化してチップ電極と導電材とを電気的に接続する工程である。

【0013】この半導体装置の製造方法において、絶縁性接着樹脂をフィルム状に形成し、チップ電極に対応してあらかじめ接続孔を形成しておいてもよい。また、半導体チップまたは配線基板の表面に絶縁性接着樹脂を貼着し、絶縁性接着樹脂のチップ電極または貫通孔に相当する箇所に接続孔を形成し、チップ電極とこれに対応した貫通孔とを位置合わせして半導体チップと配線基板とを絶縁性接着樹脂で接合するようにしてもよい。

【0014】これらの半導体装置の製造方法において、(d)工程において投入される導通部材には、複数個のはんだボールを適用することができる。

【0015】上記した手段によれば、半導体チップと配線基板との隙間に接合樹脂を充填する作業が不要になる。したがって、半導体装置を構成する半導体チップと配線基板との接合を短時間の内に行なうことが可能になる。

【0016】また、半導体チップと配線基板とで形成された狭い隙間に樹脂を充填する場合のように低粘性の樹脂を用いる必要がなくなるので、半導体チップおよび配線基板と同程度の熱膨張係数を有する絶縁性接着樹脂で両者を接合することが可能になる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0018】(実施の形態1) 図1～図5は本発明の一実施の形態である半導体装置の製造方法を連続して示す説明図である。

【0019】完成された半導体装置を示す図5に表され

ているように、本実施の形態の半導体装置は、集積回路の形成された半導体チップ1と、溶融固化されたはんだボールを介してこの半導体チップ1と接続された配線基板3とから構成されている。そして、半導体チップ1と配線基板3とはフィルム状の絶縁性接着樹脂4を介して接合されており、配線基板3の側でプリント基板に実装されるようになっている。

【0020】たとえば厚さ1mmの配線基板3には、半導体チップ1の正面に形成された絶縁保護膜5から露出されたチップ電極1aに対応してたとえば $\phi 200\mu m$ の貫通孔3aが形成されている。貫通孔3aの内壁にはたとえばCu(銅)メッキによる導電材6が両端まで延びて形成されている。そして、配線基板3の半導体チップ1と反対側の面には、この導電材6から連続するようにして所定の配線7が引き回し形成されている。貫通孔3a内には、後述する要領で溶融固化されたはんだボール2が充填されている。はんだボール2はチップ電極1aと接合しており、したがって、チップ電極1aははんだボール2および貫通孔3aの内壁に形成された導電材6を介して配線7と電気的に接続されている。

【0021】半導体チップ1と配線基板3とを接合している絶縁性接着樹脂4は、たとえば厚さ50μmのフィラー入りエポキシ接着フィルム2枚により100μm厚のフィルム状に形成されている。絶縁性接着樹脂4には、チップ電極1aと貫通孔3aとを連通させて前述したはんだボール2で両者の電気的接続を行うための接続孔4aが形成されている。この接続孔4aは、厚さ1mm程度のガラスエポキシ板に絶縁性接着樹脂4を挟み、たとえばNC(Numerical Control)ドリルによりあらかじめ穿孔されている。接続孔4aの孔径はたとえば $\phi 350\mu m$ 、ピッチ500μmである。但し、接続孔4aを形成し得るマスクを用いてペースト状の絶縁性接着樹脂4を配線基板3の上に印刷するようにしてもよい。なお、接着後の絶縁性接着樹脂4は、接着時にかかる荷重により厚さが90μm程度に、また、同じく接着時における樹脂流れにより接続孔4aの孔径が $\phi 250\sim 300\mu m$ 程度になっている。

【0022】このような構造を有する半導体装置は次のようにして製造される。

【0023】先ず、前述のような半導体チップ1および配線基板3を用意する。また、接続孔4aの形成された絶縁性接着樹脂4を用意する。

【0024】次に、配線基板3と絶縁性接着樹脂4とを仮接着する。これは、貫通孔3aと接続孔4aとを位置合わせし(図1)、たとえば加熱温度100°C、加熱時間10分、荷重1.5kgf/cm<sup>2</sup>の条件でプレスすることにより行う。これにより、図2に示すように、配線基板3と絶縁性接着樹脂4とが接合され、該樹脂4は半硬化の状態になる。

【0025】そして、たとえば画像認識装置付の自動チ

ツフマウント装置を用いてチップ電極1aと接続孔1aとの位置合わせを行い、半導体チップ1を配線基板3の絶縁性接着樹脂4側にマウントする。接続孔1aからは配線基板3の貫通孔3aが覗いていているので、この作業により、接続孔4aを介してチップ電極1aとこれに対応した貫通孔3aとが位置合わせされることになる。マウント後、加熱温度170°C、加熱時間10分、荷重7kgf/cm<sup>2</sup>の条件でプレスし、本接着する。これにより、図4に示すように、絶縁性接着樹脂4を介して配線基板3と半導体チップ1とが接合される。本接着により絶縁性接着樹脂4は硬化され、配線基板3と半導体チップ1とは強固に接合される。

【0026】なお、接着時の荷重および樹脂の流動性によっては、接続孔1aの孔径が接着前と比較して小さくなることが考えられる。したがって、もし接続孔4aの孔径を貫通孔3aのそれと同じに設定したならば、貫通孔3aが接続孔1aの縮小によって塞がれることになる。このような事態を防止するためには、孔の縮小を見越して、接続孔1aの孔径をあらかじめ大きくしておくことが望ましい。既に述べたように、本実施の形態では、孔径を約300μmに形成してこれが接着後に約250~300μmになるようにし、約200μmの貫通孔3aが閉塞されないようにしている。

【0027】ここで、以上の説明では絶縁性接着樹脂4を先に配線基板3の方に貼着し、これに半導体チップ1を接合するようにしているが、次の実施の形態2の場合を含め、絶縁性接着樹脂4を半導体チップ1の側に設けてから配線基板3を接合するようにしてもよい。つまり、結果として、チップ電極1aと貫通孔3aとが位置合わせされた状態で絶縁性接着樹脂4を介して半導体チップ1と配線基板3とが接合されていればよい。

【0028】接合後、図4に示すように、配線基板3を上に向け、上方に開口している貫通孔3aからたとえば約170μm程度の導通部材であるはんだボール2を1箇所につきたとえば5個ずつ入れる。このはんだボール2はたとえばPb(鉛)-Sn(錫)やSn-Ag(銀)により構成されている。

【0029】そして、内部温度がたとえば240°Cに保たれたN<sub>2</sub>リフロー装置に約20分間程度投入し、はんだボール2を溶融して固化させる。これにより、溶融されたはんだボール2がチップ電極1aと導電材6とに接合して半導体チップ1と配線基板3との電気接続が行われ、図5に示すような半導体装置が製造される。なお、はんだボール2は両者を電気的接続するのに足りる量だけ投入されるもので、ボール径および投入個数は本実施の形態に拘束されるものではない。

【0030】このように、本実施の形態の半導体装置では、チップ電極1aの箇所を残して半導体チップ1と配線基板3とを絶縁性接着樹脂4で接合し、チップ電極1aにつながる貫通孔3aにはんだボール2を投入してこ

れを溶融固化して半導体チップ1と配線基板3とを電気的に接続するようにしている。

【0031】したがって、半導体チップ1と配線基板3との隙間に接合樹脂を充填する作業が不要になる。これにより、半導体装置を構成する半導体チップ1と配線基板3との接合を短時間の内に行うことが可能になる。

【0032】また、溶融固化により貫通孔3aの内部まで入り込んだはんだボール2によりチップ電極1aと導電材6との接続を行っているので、半導体チップ1と配線基板3との接合強度が向上する。

【0033】さらに、半導体チップ1と配線基板3とで形成された狭い隙間に樹脂を充填する場合のように低粘性の樹脂を用いる必要がなくなるので、半導体チップ1および配線基板3と同程度の熱膨張係数を有する絶縁性接着樹脂4で両者を接合することが可能になる。これにより、熱応力に起因する接続不良が未然に防止され、良好な品質の半導体装置を得ることができる。

【0034】ここで、チップ電極1aが形成された正面全体にたとえばAl(アルミニウム)からなる薄膜層9が形成された半導体チップ1と配線基板3とを前記した要領で接合したものを見ると、図6に示す。本発明者は、図示する構造の半導体装置を用いて外部接続用端子間の抵抗値を測定し、溶融されたはんだボール2での電気抵抗の増大について検証した。その結果、何れの端子間についても1Ω以下の抵抗値となり、良好な接続結果が裏付けられた。

【0035】(実施の形態2) 図7は本発明の他の実施の形態である半導体装置の製造工程の一部を示す説明図である。

【0036】本実施の形態では、半導体チップ1と配線基板3との接合用としてペースト状の絶縁性接着樹脂4が用いられている。したがって、図示するように、この樹脂4がたとえば配線基板3に貼着された状態においては接続孔はない。この点において、接続孔4aがあらかじめ形成されている実施の形態1の絶縁性接着樹脂4と異なっている(図1参照)。なお、フィルム状の絶縁性接着樹脂を貼着するようにしてもよい。

【0037】ここでは、絶縁性接着樹脂4を配線基板3に貼着後、貫通孔3aに相当する箇所に接続孔4aが形成され、前述の図2に示す状態になる。その後、チップ電極1aと貫通孔3aとの位置合わせが行われて半導体チップ1と配線基板3とが接合され、はんだボール2を溶融固化して半導体装置が完成する(図5参照)。

【0038】このように、絶縁性接着樹脂4の接続孔4aは、配線基板3や半導体チップ1に貼着後に形成するようにしてもよい。つまり、結果的にチップ電極1aの箇所を残して半導体チップ1と配線基板3とが接合されればよい。

【0039】以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前

記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0040】たとえば、本実施の形態においては、導通部材としてはんだボール2が用いられているが、たとえば柱状の導電体を用い、これを貫通孔3aに挿入して溶融固化するようにしてもよい。

【0041】また、絶縁性接着樹脂4中にはシリカ等の無機物が混入されていてもよい。

【0042】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0043】(1)すなわち、本発明の半導体装置によれば、チップ電極部分を残して半導体チップと配線基板とを絶縁性接着樹脂で接合し、貫通孔に導通部材を投入してこれを溶融固化して両者を電気的に接続するようにしているので、半導体チップと配線基板との隙間に接合樹脂を充填する作業が不要になる。したがって、半導体装置を構成する半導体チップと配線基板との接合を短時間の内に行うことが可能になる。

【0044】(2)また、溶融固化により貫通孔の内部まで入り込んだ導通部材によりチップ電極と導電材との接続が行われるので、半導体チップと配線基板との接合強度が向上する。

【0045】(3)さらに、半導体チップと配線基板とで形成された狭い隙間に樹脂を充填する場合のように低粘性の樹脂を用いる必要がなくなるので、半導体チップお

より配線基板と同程度の熱膨張係数を有する絶縁性接着樹脂で両者を接合することが可能になる。したがって、熱応力に起因する接続不良が未然に防止され、良好な品質の半導体装置を得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1による半導体装置の製造方法の一部を示す説明図である。

【図2】図1に続く説明図である。

【図3】図2に続く説明図である。

【図4】図3に続く説明図である。

【図5】図4に続く説明図である。

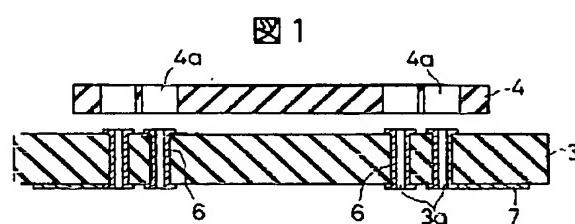
【図6】本発明者により端子間抵抗値の測定に用いられた半導体装置を示す断面図である。

【図7】本発明の実施の形態2による半導体装置の製造工程の一部を示す説明図である。

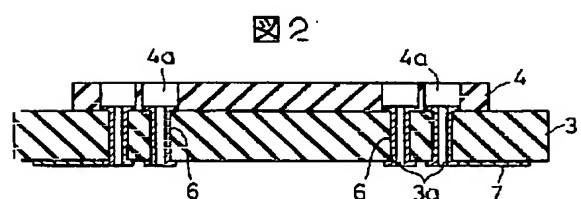
#### 【符号の説明】

- 1 半導体チップ
- 1a チップ電極
- 2 はんだボール（導通部材）
- 3 配線基板
- 3a 貫通孔
- 4 絶縁性接着樹脂
- 4a 接続孔
- 5 絶縁保護膜
- 6 導電材
- 7 配線
- 9 薄膜層

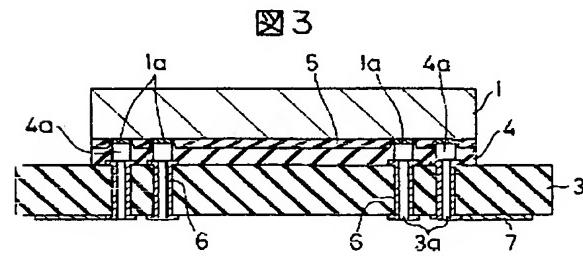
【図1】



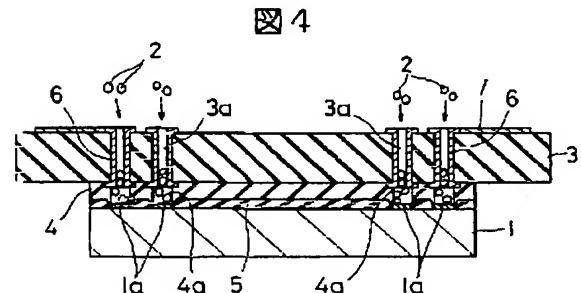
【図2】



【図3】

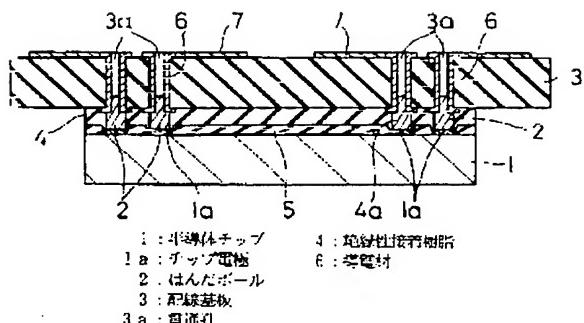


【図4】



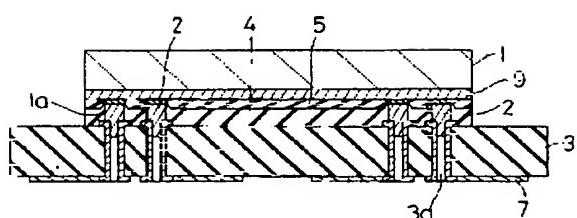
【図5】

図5



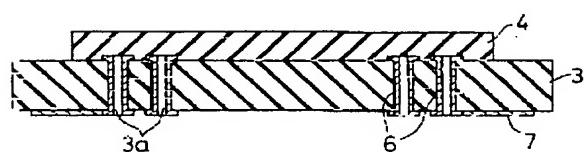
【図6】

図6



【図7】

図7



フロントページの続き

(72)発明者 山口 栄次

東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内

(72)発明者 宝蔵寺 裕之

東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内